

P/2041-61

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

Jc979 U.S. PTO  
09/872256  
06/01/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 6月14日

出 願 番 号

Application Number:

特願2000-178824

出 願 人

Applicant(s):

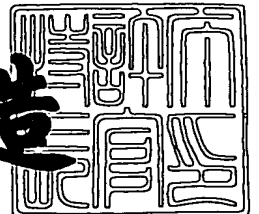
日本電気株式会社

#3  
Prosty  
Coffika  
940

2001年 5月11日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3037498

【書類名】 特許願

【整理番号】 53209378

【提出日】 平成12年 6月14日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/12

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 恒益 喜美男

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 田中 靖則

【特許出願人】

    【識別番号】 000004237

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100075306

    【住所又は居所】 東京都千代田区神田佐久間町 1 丁目 8 番地 アルテール  
秋葉原 8 階

    【弁理士】

    【氏名又は名称】 菅野 中

    【電話番号】 03(3253)0041

【手数料の表示】

    【予納台帳番号】 009070

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

特 2 0 0 0 - 1 7 8 8 2 4

【包括委任状番号】 9001832

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体パッケージの実装構造

【特許請求の範囲】

【請求項 1】 プリント配線基板のパッドに半導体パッケージをはんだ付けして実装する半導体パッケージの実装構造において、

前記プリント配線基板のパッドにビアを形成し、前記パッドから導出する接続配線を前記ビアを介して前記パッドと異なる階層に設け、

さらに半導体パッケージ搭載用はんだを前記ビア内のパッドに食込ませて前記パッドに結合したことを特徴とする半導体パッケージの実装構造。

【請求項 2】 前記ビアは錐状に形成し、

前記パッドは、前記プリント配線基板の表層に形成した円環部と、前記円環部から前記ビアの内壁に沿って延長した錐状部を有し、

前記パッドは、前記錐状部の先端で前記接続配線に接続するものであることを特徴とする請求項 1 に記載の半導体パッケージの実装構造。

【請求項 3】 前記パッドは、前記半導体パッケージと接続する全面にメッキが施されたものであることを特徴とする請求項 1 又は 2 に記載の半導体パッケージの実装構造。

【請求項 4】 前記半導体パッケージの隅部に対応する前記プリント配線基板のパッドに前記ビアを形成したことを特徴とする請求項 1 に記載の半導体パッケージの実装構造。

【請求項 5】 前記ビアは、前記プリント配線基板を貫通して形成されたものであることを特徴とする請求項 1，2 又は 3 に記載の半導体パッケージの実装構造。

【請求項 6】 前記パッドの前記円環部と前記プリント配線基板上のソルダレジストの境界部分に空スペースを確保したことを特徴とする請求項 2 に記載の半導体パッケージの実装構造。

【発明の詳細な説明】

【0001】

## 【発明の属する技術分野】

本発明は、プリント配線基板のパッドに半導体パッケージをはんだ付けして実装する半導体パッケージの実装構造に関するものである。

## 【0002】

## 【従来の技術】

最近、モバイル端末に搭載される半導体パッケージとして、C S P型半導体パッケージが開発されている。C S P型半導体パッケージは、C h i p S c a l e P a c k a g e と称されるものである。

## 【0003】

従来、C S P型半導体パッケージをプリント基板にはんだ付けして実装するため、図4及び図5に示すようにプリント配線基板1の表層に円環状パッド2が形成され、前記円環状パッド2の内側に接続配線3の頭部3aが埋め込まれて形成され、前記パッド2から引出す接続配線3が前記パッド2と同一層でプリント配線基板1の表層に設けられている。

## 【0004】

また前記パッド2と接続配線3の頭部3aに渡って半導体パッケージのはんだ5との濡れ性を高めるためにメッキ6が施され、また隣接するパッド2及び接続配線3の相互間を絶縁するためにプリント配線基板1の表層には溶剤レジスト7が塗布され、図4及び図5に示すように溶剤レジスト7がパッド2の際でメッキ6に接触しており、接続配線3が溶剤レジスト7で被覆されている。10は、パッド2と溶剤レジスト7の間に確保された溶剤レジスト逃げ部である。

## 【0005】

プリント配線基板1上にC S P型半導体パッケージを搭載してはんだ付けすると、図5に示すように接続配線3上に施されたメッキ6上で接続が行われる。

## 【0006】

## 【発明が解決しようとする課題】

一般的に接続配線3としては銅配線が用いられ、メッキとしてはニッケルメッキが用いられており、図6に示すように、半導体パッケージの発熱により、銅配

線 3，ニッケルメッキ 6，ソルダーレジスト 7 には膨張，収縮が発生する。

【 0 0 0 7 】

従来のようにプリント配線基板 1 の表層で接続配線 3 の引廻しを行うと、各々の膨張係数は異なり、かつ膨張方向がお互いに反する方向であり、熱及び機械的な外力が加わった場合に、ニッケルメッキ 6 とソルダーレジスト 7 が施されている銅配線 3 には、ニッケルメッキ 6 とソルダーレジスト 7 の部分で応力 9 が発生する。

【 0 0 0 8 】

前記応力 9 の発生により、ニッケルメッキ 6 とソルダーレジスト 7 の境界部分で銅配線 3 の断線が発生することとなり、その断線により半導体装置が破壊されてしまうという問題がある。

【 0 0 0 9 】

本発明の目的は、熱及び機械的な外力に対する耐性を向上させた半導体パッケージの実装構造を提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】

前記目的を達成するため、本発明に係る半導体パッケージの実装構造は、プリント配線基板のパッドに半導体パッケージをはんだ付けして実装する半導体パッケージの実装構造において、

前記プリント配線基板のパッドにビアを形成し、前記パッドから導出する接続配線を前記ビアを介して前記パッドと異なる階層に設け、

さらに半導体パッケージ搭載用はんだを前記ビア内のパッドに食込ませて前記パッドに結合したものである。

【 0 0 1 1 】

また前記ビアは錐状に形成し、

前記パッドは、前記プリント配線基板の表層に形成した円環部と、前記円環部から前記ビアの内壁に沿って延長した錐状部を有し、

前記パッドは、前記錐状部の先端で前記接続配線に接続するものである。

【 0 0 1 2 】

また前記パッドは、前記半導体パッケージと接続する全面にメッキが施されたものである。

【 0 0 1 3 】

また前記半導体パッケージの隅部に対応する前記プリント配線基板のパッドに前記ビアを形成したものである。

【 0 0 1 4 】

また前記ビアは、前記プリント配線基板を貫通して形成されたものである。

【 0 0 1 5 】

また前記パッドの前記円環部と前記プリント配線基板上のソルダーレジストの境界部分に空スペースを確保したものである。

【 0 0 1 6 】

【発明の実施の形態】

以下、本発明の実施の形態を図により説明する。

【 0 0 1 7 】

図 1 は本発明に係る半導体パッケージの実装構造を示す図、図 2 は本発明に係る半導体パッケージの実装構造に用いるプリント配線基板の主要部を示す平面図、図 3 は本発明に係る半導体パッケージの実装構造を示す断面図である。

【 0 0 1 8 】

図 1 及び図 2 に示すように本発明に係る半導体パッケージの実装構造は、プリント配線基板 1 のパッド 2 に半導体パッケージ 4 を例えばハンダボール等のはんだ 5 を用いてはんだ付けして実装するようにしたものである。

【 0 0 1 9 】

図 2 及び図 3 に示すように、前記プリント配線基板 1 のパッド 2 にビア 8 を形成し、前記パッド 2 から導出する接続配線 3 を前記ビア 8 を介して前記パッド 2 と異なる階層に設けている。

【 0 0 2 0 】

図 2 及び図 3 に示す例では、前記パッド 2 から導出する接続配線 3 は前記ビア 8 を介して前記パッド 2 と異なる階層であるプリント配線基板 1 の裏面側にソルダーレジスト 7 から隔離して設けている。

## 【 0 0 2 1 】

さらに前記ビア 8 は錐状に形成し、前記パッド 2 は、前記プリント配線基板 1 の表層に形成した円環部 2 a と、前記円環部 2 a から前記ビア 8 の内壁に沿って延長した錐状部 2 b の組合わせから構成しており、このパッド 2 の構造により前記パッド 2 から導出する接続配線 3 を前記パッド 2 と異なる階層であるプリント配線基板 1 の裏面側にソルダーレジスト 7 から隔離して設けている。

## 【 0 0 2 2 】

また図 3 に示すように前記パッド 2 から導出する接続配線 3 を前記パッド 2 と異なる階層であるプリント配線基板 1 の裏面側にソルダーレジスト 7 から隔離して設けることにより、ビア 2 の円環部 2 a とプリント配線基板 1 上のソルダーレジスト 7 の境界部分に空スペース S を確保するようにしている。

## 【 0 0 2 3 】

また前記パッド 2 は、前記錐状部 2 b の先端で前記接続配線 3 の頭部 3 a に接続するようになっている。

## 【 0 0 2 4 】

さらに前記パッド 2 の錐状部 2 b がビア 8 の内壁に沿ってプリント配線基板 1 の表層側から裏面側に漏斗状（楔状）に形成されることを利用して、半導体パッケージ搭載用はんだ 5 を前記ビア 8 内のパッド 2 （特に錐状部 2 b ）に食込ませて前記パッド 2 に結合させることより、半導体パッケージ 4 のプリント配線基板 1 に対する結合度合いを高めて、図 1 の半導体パッケージ 4 をプリント配線基板 1 に強固に取付けるようになっている。また図 2 において 1 0 は、パッド 2 とソルダーレジスト 7 の間に確保されたソルダーレジスト逃げ部である。

## 【 0 0 2 5 】

また前記パッド 2 は、前記半導体パッケージ 4 と接続する全面、すなわち円環部 2 a と錐状部 2 b の内壁全面にメッキ 6 が施され、はんだ 5 との濡れ性が向上されている。

## 【 0 0 2 6 】

また前記プリント配線基板 1 にビア 8 を形成するにあっては、全てのパッド 2 に対応して設ける必要はなく、例えば半導体パッケージ 4 の隅部に盛付けられる



はんだ 5 に対応するプリント配線基板 1 上のパッド 2 に対応してビア 8 を形成するようにしてもよいものである。

【 0 0 2 7 】

また図 3 に示すようにビア 8 はプリント配線基板 1 を貫通して形成したが、プリント基板 1 が多層基板構造の場合には、必ずしもプリント配線基板 1 を貫通して設ける必要はなく、接続配線 3 がプリント配線基板 1 の表層とは異なる階層に設けられる場合には、その深さ位置に達する深さにビア 8 を形成すればよいものである。

【 0 0 2 8 】

また C S P 型半導体パッケージに対応するプリント配線基板 1 のパッド 2 に適用したが、C S P 型半導体パッケージ以外のパッケージにも同様に適用することができるものである。

【 0 0 2 9 】

図 1 に示すように半導体パッケージ 4 の電極面に盛付けたはんだ 5 をプリント配線基板 1 のパッド 2 に対して位置決めし、はんだペーストを供給し、はんだ 5 を溶融して半導体パッケージ 4 の電極をプリント配線基板 1 のパッド 2 にリフローはんだ付けする。

【 0 0 3 0 】

前記溶融したはんだ 5 はパッド 2 の円環部 2 a を通して錐状部 2 b 内に流動して錐状部 2 b に食込んだ状態で固形する。

【 0 0 3 1 】

本発明によれば、プリント配線基板 1 の表層とは異なる階層（裏面側）でパッド 2 から導出された接続配線 3 の引き回しが行われることとなる。

【 0 0 3 2 】

【発明の効果】

以上説明したように本発明によれば、プリント配線基板の表層とは異なる階層（裏面側）でパッドから導出された接続配線の引き回しが行われるため、メッキや溶ダーレジストの熱膨張による応力が接続配線に直接加わるのを回避することができ、半導体装置の特性を長期間維持することができる。

【 0 0 3 3 】

さらに、はんだをパッド内に食込んだ状態で固形するため、はんだとパッドの接続面積が増加し、はんだ付け強度を増加させることができる。

【 0 0 3 4 】

さらにパッドから導出する接続配線をパッドと異なる階層にソルダーレジストから隔離して設けることにより、パッドの円環部とプリント配線基板上のソルダーレジストの境界部分に空スペースを確保することができ、この空スペースによっても、接続配線に加わる応力を除去することができる。

【図面の簡単な説明】

【図 1】

本発明に係る半導体パッケージの実装構造を示す図である。

【図 2】

本発明に係る半導体パッケージの実装構造に用いるプリント配線基板の主要部を示す平面図である。

【図 3】

本発明に係る半導体パッケージの実装構造を示す図であって、図 2 の A - A 線断面図である。

【図 4】

従来例に係る半導体パッケージの実装構造に用いるプリント配線基板の主要部を示す平面図である。

【図 5】

従来例に係る半導体パッケージの実装構造を示す断面図であって、図 4 の B - B 線断面図である。

【図 6】

従来例での問題点を説明する断面図である。

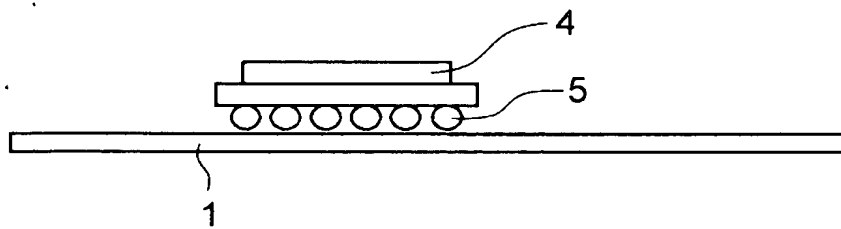
【符号の説明】

- 1    プリント配線基板
- 2    パッド
- 2 a    パッドの円環部

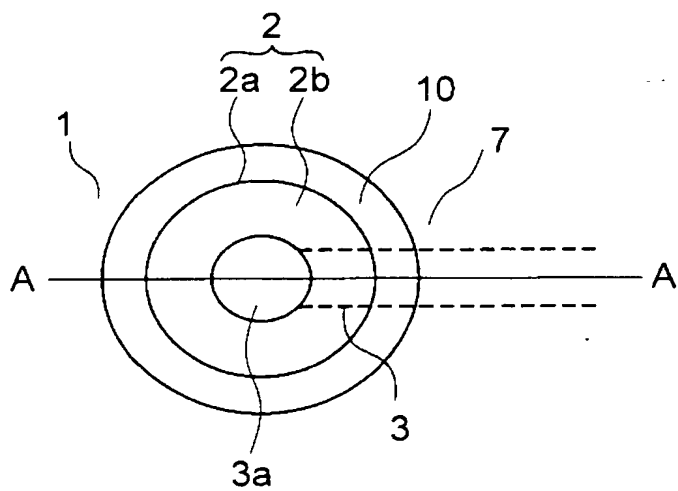
- 2 b パッドの錐状部
- 3 接続配線
- 4 半導体パッケージ
- 5 はんだ
- 6 メッキ
- 7 ソルダーレジスト
- 8 ビア

【書類名】 図面

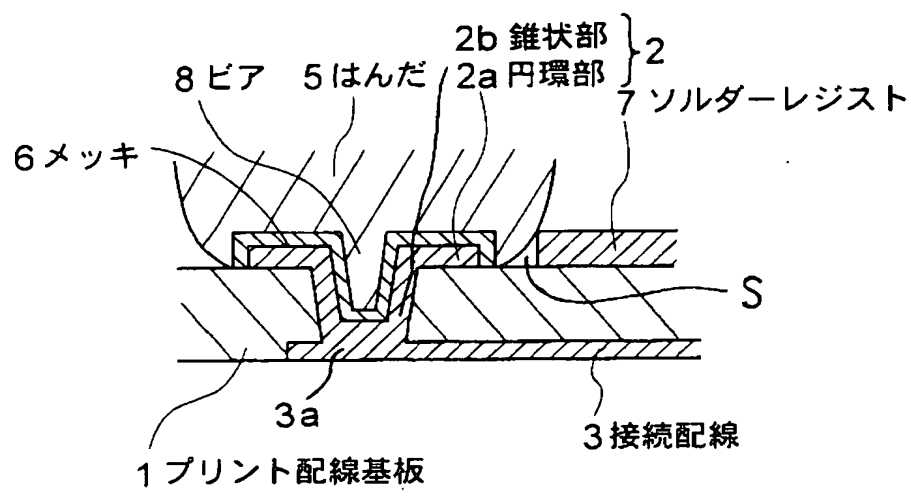
【図 1】



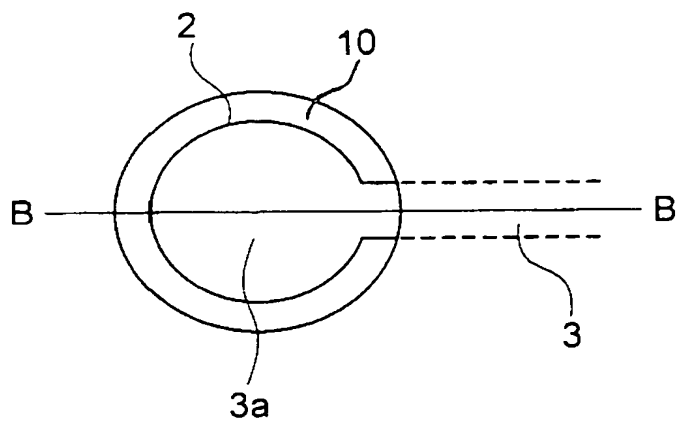
【図 2】



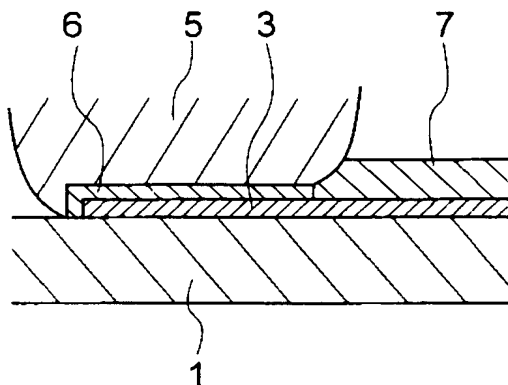
【図 3】



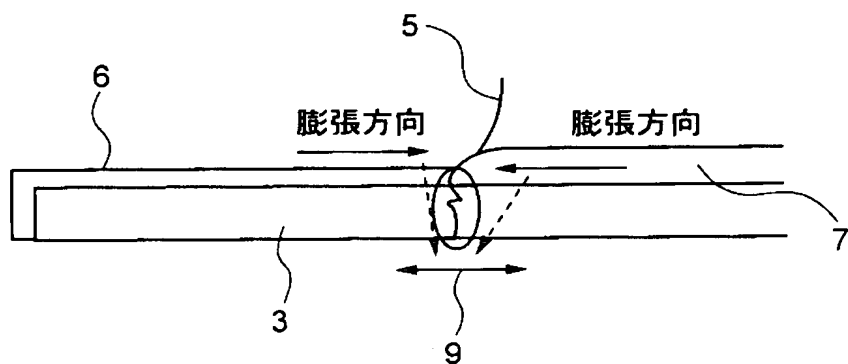
【図 4】



【図 5】



【図 6】



【書類名】                      要約書

【要約】

【課題】    熱及び機械的な外力に対する耐性を向上させた半導体パッケージの実装構造を提供する。

【解決手段】    プリント配線基板 1 のパッド 2 にビア 8 を形成し、パッド 2 から導出する接続配線 3 をビア 8 を介して前記パッド 2 と異なる階層に設ける。さらにはんだ 5 をパッド 2 の錐状部 2 b に食込んだ状態で固形する。

【選択図】                      図 3

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社